

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-244065

(43) 公開日 平成9年(1997)9月19日

(51) Int. Cl. ⁷	識別記号	庁内整理番号	F I	技術表示箇所
G 0 2 F 1/136	5 0 0		G 0 2 F 1/136	5 0 0
			1/1343	
H 0 1 L 29/786			H 0 1 L 29/78	6 1 6 K
21/336				6 1 6 V

審査請求 未請求 請求項の数 3 O L (全 8 頁)

(21) 出願番号 特願平8-51683

(22) 出願日 平成8年(1996)3月8日

(71) 出願人 000221339

東芝電子エンジニアリング株式会社
神奈川県川崎市川崎区日連町7番地1

(71) 出願人 000003078

株式会社東芝
神奈川県川崎市幸区堀川町72番地

(72) 発明者 飯塚 哲也

神奈川県川崎市川崎区日連町7番地1 東
芝電子エンジニアリング株式会社内

(72) 発明者 島野 卓也

神奈川県横浜市磯子区新杉田町8番地 株
式会社東芝横浜事業所内

(74) 代理人 弁護士 大胡 典夫

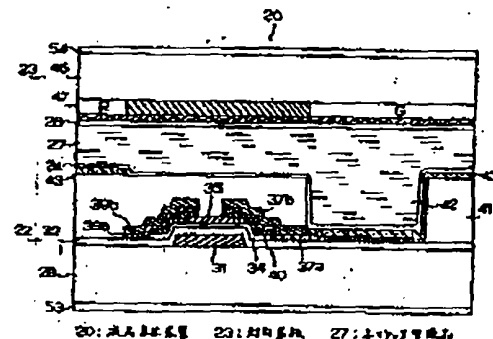
最終頁に続く

(54) 【発明の名称】 アクティブマトリクス型液晶表示装置

(57) 【要約】

【課題】 TFTを用いるアクティブマトリクス基板の開孔率向上を図ると共に、画素電極とソース電極の接続不良による表示不良を防止し、更には、裏面露光技術を用いて画素電極を自己整合的にパターン形成する際のマスクの製造の簡素化を図りひいては製造コスト低減を図る。

【解決手段】 ソース電極37、信号線38、ドレイン電極39、補助容量電極44を透明導電膜37a~44aと金底膜37b~44bの2重構造とする一方、第1及び第2のコンタクトホール42、52においては、ソース電極37及び補助容量電極44の金底膜37b、44bを除去して透明導電膜37a、44aのみの1重構造とし、開孔率を低下する事なくコンタクトホール42、52のエリア拡大を可能とし、裏面露光時、1回の露光で、マスクパターン形成可能とする。



20: 基板 21: 緩衝層 22: 絶縁層 23: ゲート電極 24: 絶縁層 25: 半導体層 26: ソース・ドレイン絶縁層 27: ソース・ドレイン電極